

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-009650

(43)Date of publication of application : 10.01.1997

(51)Int.Cl.

H02N 2/00

(21)Application number : 07-147314

(71)Applicant : NIPPONDENSO CO LTD

(22)Date of filing : 14.06.1995

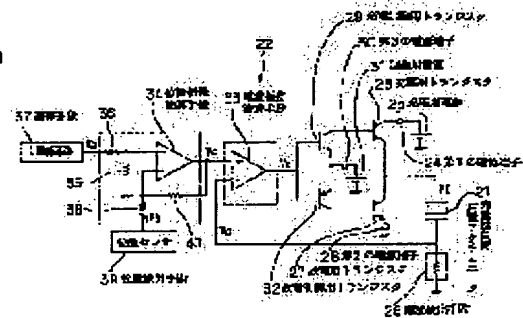
(72)Inventor : NIWA MITSUNOBU
KUROKAWA HIDEKAZU
MIZUTANI KEN

(54) DRIVE UNIT FOR CAPACITIVE LOAD

(57)Abstract:

PURPOSE: To make it possible to perform charging and discharging operations by making electrical insulation unnecessary for a signal transmitting system and thus applying a high voltage to a capacitive load.

CONSTITUTION: A high-voltage (200V) charging power supply 24 is so connected as to be grounded through an emitter-collector of a pnp type charging transistor 23 and a collector-emitter of an npn type discharging transistor 27; and a piezoelectric actuator 21 as a capacitive load and a current detecting resistor 26 are connected in series to a common collector. For the base drive of transistors 32 and 27, an npn type transistor 29 for charging control and a pnp type transistor 32 for discharging control are respectively connected with the emitters in common, and a 5-V control power supply 31 is connected to the emitter. When an output voltage of a differential amplifier circuit 33 comprising a linear IC is given to the bases of the transistors 29 and 32, a high voltage of the charging power supply 24 is applied to the piezoelectric actuator 21 for performing charging and discharging operations.



LEGAL STATUS

[Date of request for examination] 02.04.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3109565

[Date of registration] 14.09.2000

[Number of appeal against examiner's decision]

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-9650

(43)公開日 平成9年(1997)1月10日

(51)Int.Cl.⁶

H 0 2 N 2/00

識別記号

庁内整理番号

F I

H 0 2 N 2/00

技術表示箇所

B

審査請求 未請求 請求項の数8 O L (全 11 頁)

(21)出願番号 特願平7-147314

(22)出願日 平成7年(1995)6月14日

(71)出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72)発明者 丹羽 三信

愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

(72)発明者 黒川 英一

愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

(72)発明者 水谷 件

愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

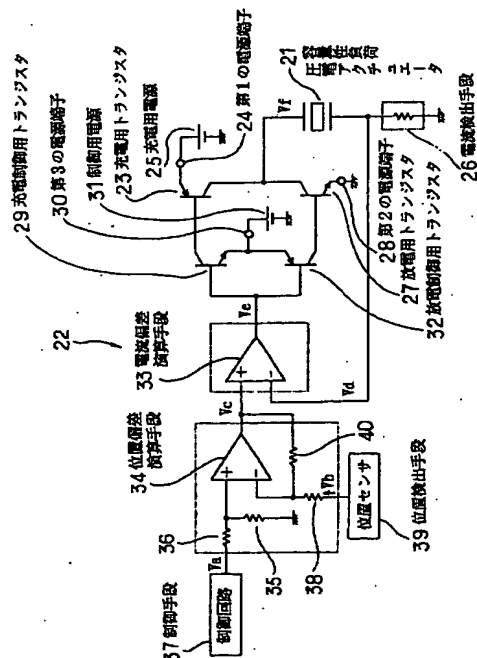
(74)代理人 弁理士 佐藤 強

(54)【発明の名称】 容量性負荷の駆動装置

(57)【要約】

【目的】 信号伝達系統に電氣的に絶縁する構成を不要とし、容量性負荷に高い電圧を印加して充放電動作を行なわせることができるようにする。

【構成】 高圧(200V)の充電用電源24をpnp形の充電用トランジスタ23のエミッターコレクタ、npn形の放電用トランジスタ27のコレクターエミッタを介して接地するように接続し、共通のコレクタに容量性負荷である圧電アクチュエータ21、電流検出抵抗26を直列に接続する。トランジスタ32、27のベース駆動にそれぞれnpn形充電制御用トランジスタ29、pnp形の放電制御用トランジスタ32をエミッタを共通にして接続し、そのエミッタに5Vの制御用電源31を接続する。トランジスタ29、32のベースに、リニアICからなる差動増幅回路33の出力電圧を与えると充電用電源24の高い電圧を圧電アクチュエータ21に印加して充放電動作させることができる。



【特許請求の範囲】

【請求項 1】 制御手段から出力される制御信号に応じて、容量性負荷に対する充電経路を形成して充電を行うと共に、放電経路を形成して充電電荷の放電を行なわせるように構成された容量性負荷の駆動装置において、前記容量性負荷の充電経路に介在され、第 1 の電源端子にエミッタが接続され前記容量性負荷側にコレクタが接続された pnp 形の充電用トランジスタと、前記容量性負荷の放電経路に介在され、第 2 の電源端子にエミッタが接続され前記容量性負荷側にコレクタが接続された npn 形の放電用トランジスタと、前記充電用トランジスタのベースにコレクタが接続されエミッタが第 3 の電源端子に接続されベースに前記制御信号が与えられる npn 形の充電制御用トランジスタと、前記放電用トランジスタのベースにコレクタが接続されエミッタが前記第 3 の電源端子に接続されベースに前記制御信号が与えられる pnp 形の放電制御用トランジスタと、前記第 1 の電源端子に接続され、前記第 2 の電源端子の電位を基準として前記容量性負荷の駆動に必要な出力電圧を出力する充電用電源と、前記充電制御用トランジスタおよび前記放電制御用トランジスタを駆動するために前記第 1 の電源端子の電位よりも低く前記第 2 の電源端子の電位よりも高い出力電圧に設定され前記第 3 の電源端子と前記第 2 の電源端子との間に接続された制御用電源とを具備したことを特徴とする容量性負荷の駆動装置。

【請求項 2】 請求項 1 記載の容量性負荷の駆動装置における前記充電用トランジスタに代えて p チャネルの充電用 FET を設けると共に前記放電用トランジスタに代えて n チャネルの放電用 FET を設ける構成とし、前記各 FET のソース、ドレインおよびゲートを、それぞれ前記エミッタ、コレクタおよびベースのそれぞれに対応させたことを特徴とする容量性負荷の駆動装置。

【請求項 3】 請求項 1 記載の容量性負荷の駆動装置における前記充電用トランジスタに代えて p チャネルの充電用 $IGBT$ を設けると共に前記放電用トランジスタに代えて n チャネルの放電用 $IGBT$ を設けた構成とし、前記各 $IGBT$ のエミッタ、コレクタおよびゲートを、それぞれ前記エミッタ、コレクタおよびベースのそれぞれに対応させたことを特徴とする容量性負荷の駆動装置。

【請求項 4】 請求項 1 ないし 3 記載の容量性負荷の駆動装置における前記充電制御用トランジスタに代えて n チャネルの充電制御用 FET を設けると共に前記放電制御用トランジスタに代えて p チャネルの放電制御用 FET を設けた構成とし、前記各 FET のソース、ドレインおよびゲートを、それぞれ前記エミッタ、コレクタおよびベースのそれぞれに

対応させたことを特徴とする容量性負荷の駆動装置。

【請求項 5】 請求項 1 ないし 3 記載の容量性負荷の駆動装置における前記充電用トランジスタに代えて p チャネルの充電制御用 $IGBT$ を設けると共に前記放電用トランジスタに代えて n チャネルの放電制御用 $IGBT$ を設けた構成とし、

前記各 $IGBT$ のエミッタ、コレクタおよびゲートを、それぞれ前記エミッタ、コレクタおよびベースのそれぞれに対応させたことを特徴とする容量性負荷の駆動装置。

【請求項 6】 前記容量性負荷の通電電流を検出する電流検出手段と、

この電流検出手段の検出電流値と前記制御手段からの制御信号との差を演算して制御信号とする電流偏差演算手段とを具備したことを特徴とする請求項 1 ないし 5 のいずれかに記載の容量性負荷の駆動装置。

【請求項 7】 前記容量性負荷としての圧電アクチュエータと、

この圧電アクチュエータの物理的な変位量を検出する位置検出手段と、

この位置検出手段の検出変位量と前記制御手段からの制御信号に応じた指示変位量との差を演算して制御信号とする位置偏差演算手段とを具備したことを特徴とする請求項 1 ないし 6 のいずれかに記載の容量性負荷の駆動装置。

【請求項 8】 前記容量性負荷の充電電荷を放電するように前記第 2 の電源端子に接続された負の出力電圧の放電用電源を設け、前記第 3 の電源端子を接地することにより前記放電用電源を前記制御電源として兼用したことを特徴とする請求項 1 ないし 7 のいずれかに記載の容量性負荷の駆動装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、制御手段から出力される制御信号に応じて、容量性負荷に対する充電経路を形成して充電を行うと共に、放電経路を形成して充電した電荷の放電を行なわせるように構成された容量性負荷の駆動装置に関する。

【0002】

【従来の技術】 例えば、圧電アクチュエータなどの容量性負荷の駆動を行う回路としては、図 7 に示すような基本構成のものがある。これは、圧電アクチュエータ 1 に対して、 NPN 形トランジスタ 2 および PNP 形トランジスタ 3 のエミッタを共通に接続すると共に、トランジスタ 2 のコレクタを正の電源 4 に、トランジスタ 3 のコレクタを負の電源 5 に接続してなる駆動回路を構成している。これらのトランジスタ 2 および 3 のベースは共通にして駆動用の制御回路 6 の出力端子に接続されている。

【0003】制御回路6から出力される電圧に応じてトランジスタ2、3が駆動され、電源4からトランジスタ2を介して圧電アクチュエータ1に充電を行い、トランジスタ2をオフさせてトランジスタ3を駆動することにより圧電アクチュエータ1の電荷をトランジスタ3を介して放電するようになっている。

【0004】

【発明が解決しようとする課題】しかしながら、このようなプッシュプル回路を用いたパワーブースタ回路では、圧電素子1への印加電圧の大きさを制御回路6の出力電圧以上に設定することができないので、高電圧を印加して充放電動作を行う目的の場合には別途に回路を構成する必要がある。

【0005】そこで、このような要望に対応して、例えば、図8に示すようなブートストラップ回路を設けた構成のものや、あるいは特開平5-111266号公報に示されるようなものが考えられている。すなわち、図8に示すものでは、リニアIC7の電源電圧を出力の電位に追従して変動させるようにしたもので、ブートストラップ回路を基本にした構成となっている。リニアIC7の非反転入力端子は抵抗8および絶縁分離回路などを介して制御信号の出力端子に接続されている。

【0006】リニアIC7の出力端子は圧電アクチュエータ1を介してアースされると共に、帰還抵抗9を介して反転入力端子に接続されている。リニアIC7の正の電源端子はトランジスタ10を介して正の電源端子11に接続され、負の電源端子はトランジスタ12を介して負の電源端子13に接続されている。一方、正負の電源端子11、13間には、トランジスタ14、定電圧ダイオード15、16およびトランジスタ17の直列回路が接続され、トランジスタ14、17のベースは抵抗18a、18b、18cからなるバイアス回路にて駆動されるようになっている。トランジスタ14、17の各コレクタはトランジスタ10、12のベースに接続されている。

【0007】上記構成によれば、トランジスタ14、17を駆動することにより2個の定電圧ダイオード15、16に一定の電流を流し、常に一定の端子電圧を発生させる。例えば、定電圧ダイオード15、16のツェナー電圧をリニアIC7の電源電圧±15Vに対応した15Vのものを用いると、リニアIC7の出力電圧に追従して両電源端子にはその出力電圧±15Vの範囲に設定されることになり、負荷である圧電アクチュエータ1には、トランジスタなどの耐圧の範囲内で大きい振幅の電圧を印加することができるようになる。

【0008】この場合、例えば、定電圧ダイオード15、16の両端にそれぞれ15Vを発生させ、リニアIC7の出力端子に100Vを出力しようすると、リニアIC7の正の電源端子には115Vが供給され、負の電源端子には85Vが供給されるようになり、このと

き、リニアIC7の出力電圧は常に電源電圧の範囲内にあることになり、100Vの出力電圧を発生させることができるのである。

【0009】しかしながら、この構成においては、常にトランジスタやリニアIC7に電流を供給する必要がある、したがって、負荷である圧電アクチュエータ1の充放電に必要な消費電力以上に容量の大きい電源を用いなければならないという不具合がある。また、信号系統に用いられる半導体素子は、通常30～50V程度の出力電圧までしか扱えないので、100V以上の電圧を印加しようとする場合には直接信号を伝達できず、電氣的に絶縁された信号伝達手段を用いる必要があるという不具合がある。

【0010】ところが、このような電氣的に絶縁した信号伝達手段として、例えばアイソレーションアンプを用いることが考えられるが、そのアイソレーションアンプは、実際には非常に高価なものであるため、実用に供するには全体が高価なものになる不具合がある。

【0011】また、特開平5-111266号公報に示すものでは、圧電アクチュエータへの充電電流を調整するための電流調整回路を圧電アクチュエータの電位にフローティングさせることにより大きい振幅の印加電圧が要求される圧電アクチュエータ用駆動装置を実現している。

【0012】また、信号系統の回路から高い駆動電圧に変動する電流調整回路に信号を伝達する構成としてフォトカプラを用いている。これにより、信号系統回路と電流調整回路を電氣的に絶縁しながら信号の伝達を行えるようにしている。さらに、素子の温度特性を補正するために、現実に圧電アクチュエータに流れる電流を検出し、リニアICにおいてフォトカプラにより伝達された目標値とを比較してその偏差に基づいて充放電の制御を行うようにしているので、正確且つ安定な駆動を行うことができる。

【0013】しかしながら、上述の構成において、圧電アクチュエータに充放電を行うためのFETの駆動系統にフォトカプラを用いているので、次のような不具合がある。すなわち、フォトカプラには、LEDに与える電流に対応して伝達される電流の値が素子毎にばらつきがあり、したがって、フォトカプラのばらつきに起因する補正を行う回路を個々に設ける必要があり、全体として構成が複雑且つ高価になる不具合がある。

【0014】これは、例えば、あるフォトカプラにおいてはLEDに10mAの信号を与えると、10mAの信号を伝達するように出力されるが、他のフォトカプラでは、12mAも出力されてしまう場合があるからである。

【0015】本発明は、上記事情に鑑みてなされたもので、その目的は、信号伝達系統に電氣的な絶縁を行う構成を用いることなく、容量性負荷に高い電圧を印加する

ことができるようにした容量性負荷の駆動装置を提供することにある。

【0016】

【課題を解決するための手段】本発明は、制御手段から出力される制御信号に応じて、容量性負荷に対する充電経路を形成して充電を行うと共に、放電経路を形成して充電電荷の放電を行なわせるように構成された容量性負荷の駆動装置を対象とするものであり、前記容量性負荷の充電経路に介在され、第1の電源端子にエミッタが接続され前記容量性負荷側にコレクタが接続されたpnp形の充電用トランジスタと、前記容量性負荷の放電経路に介在され、第2の電源端子にエミッタが接続され前記容量性負荷側にコレクタが接続されたnpn形の放電用トランジスタと、前記充電用トランジスタのベースにコレクタが接続されエミッタが第3の電源端子に接続されベースに前記制御信号が与えられるnpn形の充電制御用トランジスタと、前記放電用トランジスタのベースにコレクタが接続されエミッタが前記第3の電源端子に接続されベースに前記制御信号が与えられるpnp形の放電制御用トランジスタと、前記第1の電源端子に接続され、前記第2の電源端子の電位を基準として前記容量性負荷の駆動に必要な出力電圧を出力する充電用電源と、前記充電制御用トランジスタおよび前記放電制御用トランジスタを駆動するために前記第1の電源端子の電位よりも低く前記第2の電源端子の電位よりも高い出力電圧に設定され前記第3の電源端子と前記第2の電源端子との間に接続された制御用電源とを設けて構成したところに特徴を有する（請求項1の発明）。

【0017】上記構成において、前記充電用トランジスタに代えてpチャネルの充電用FETを設けると共に前記放電用トランジスタに代えてnチャネルの放電用FETを設ける構成とすることができ、前記各FETのソース、ドレインおよびゲートを、それぞれ前記エミッタ、コレクタおよびベースのそれぞれに対応させると良い（請求項2の発明）。

【0018】また、前記充電用トランジスタに代えてpチャネルの充電用IGBTを設けると共に前記放電用トランジスタに代えてnチャネルの放電用IGBTを設ける構成とすることもでき、前記各IGBTのエミッタ、コレクタおよびゲートを、それぞれ前記エミッタ、コレクタおよびベースのそれぞれに対応させると良い（請求項3の発明）。

【0019】さらに、上記各構成において、前記充電制御用トランジスタに代えてnチャネルの充電制御用FETを設けると共に前記放電制御用トランジスタに代えてpチャネルの放電制御用FETを設ける構成としても良い（請求項4の発明）。

【0020】そして、前記充電用トランジスタに代えてpチャネルの充電制御用IGBTを設けると共に前記放電用トランジスタに代えてnチャネルの放電制御用IG

BTを設けた構成とすることもでき、前記各IGBTのエミッタ、コレクタおよびゲートを、それぞれ前記エミッタ、コレクタおよびベースのそれぞれに対応させると良い（請求項5の発明）。

【0021】また、前記容量性負荷の通電電流を検出する電流検出手段と、この電流検出手段の検出電流値と前記制御手段からの制御信号との差を演算して制御信号とする電流偏差演算手段とを設けて構成することもできる（請求項6の発明）。

【0022】そして、前記容量性負荷としての圧電アクチュエータと、この圧電アクチュエータの物理的な変位量を検出する位置検出手段と、この位置検出手段の検出変位量と前記制御手段からの制御信号に応じた指示変位量との差を演算して制御信号とする位置偏差演算手段とを設けて構成することもできる（請求項7の発明）。

【0023】さらに、前記容量性負荷の充電電荷を放電するように前記第2の電源端子に接続された負の出力電圧の放電用電源を設け、前記第3の電源端子を接地することにより前記放電用電源を前記制御電源として兼用することができる（請求項8の発明）。

【0024】

【作用および発明の効果】請求項1記載の容量性負荷の駆動装置によれば、制御手段からの制御信号のレベルが制御用電源の電圧レベルよりも高くなると、充電制御用トランジスタを介して充電用トランジスタを駆動して充電経路を形成するようになり、充電用電源から容量性負荷に充電するようになる。また、制御手段からの制御信号のレベルが制御用電源の電圧レベルよりも低くなると、放電制御用トランジスタを介して放電用トランジスタを駆動して放電経路を形成するようになり、容量性負荷の充電電荷を放電するようになる。

【0025】この場合、充電用電源の電圧レベルを高く設定することにより、制御信号のレベルを低いままで容量性負荷を高い電圧で充電動作を行なわせることができ、これによって、容量性負荷を駆動するのに必要な駆動電圧をICなどの低い電圧出力の制御手段を用いて駆動制御することができるようになる。また、逆に容量性負荷の駆動電圧を高くすることができるようになるので、使用態様の制約を少なくすることができる。

【0026】また、請求項2ないし請求項5記載の容量性負荷の駆動装置によれば、上述と同様の駆動制御をバイポーラトランジスタに代えてFETあるいはIGBTを用いても行うことができるようになり、駆動のための素子を必要に応じて選定して構成することができると共に、これらの組み合わせによる構成のものとすることもできるようになる。

【0027】請求項6記載の容量性負荷の駆動装置によれば、電流偏差演算手段は、制御手段から与えられる制御信号と電流検出手段の検出電流との差を演算して制御信号とするので、容量性負荷の駆動に際して、充電用ト

ランジスタあるいは放電用トランジスタを介して常に必要な電流を流すように駆動させることができるようになる。

【0028】請求項7記載の容量性負荷の駆動装置によれば、容量性負荷としての圧電アクチュエータに対して充放電駆動する際に、圧電アクチュエータの実際の変位量を位置検出手段により検出し、制御手段から与えられる指令変位量に対してその偏差を位置偏差演算手段により演算した結果に基づいて駆動制御することができるので、確実に指令変位量に対応した位置まで駆動させることができる。

【0029】請求項8記載の容量性負荷の駆動装置によれば、容量性負荷の放電動作を負の出力電圧の放電用電源を用いる場合に、制御用電源を接地することができるようになるので、回路構成を簡単化することができるようになる。

【0030】

【実施例】以下、本発明を圧電アクチュエータに適用した場合の第1の実施例について図1および図2を参照しながら説明する。電気的構成を示す図1において、容量性負荷としての圧電アクチュエータ21は、例えばX-Yテーブルなどの精密位置決め制御を行うためのもので、電圧を印加するとそのときの圧電変位により微小移動するように構成されたもので、多数の電極板と圧電素子とを交互に積層して構成し、各圧電素子を電氣的に並列に電圧を印加して印加電圧の増減に応じて積層方向に伸縮変位するように構成されている。なお、この圧電アクチュエータ21は、例えば200V程度の駆動電圧が適切なもので、効率的な駆動が可能となっている。

【0031】この圧電アクチュエータ21に対して、充放電駆動を行うための駆動装置22は次のように構成される。pnp形の充電用トランジスタ23のエミッタは第1の電源端子24を介して例えば200Vの出力電圧の充電用電源25の正極端子に接続されている。充電用トランジスタ23のコレクタは圧電アクチュエータ21および電流検出手段としての電流検出抵抗26を直列に介して接地されている。npn形の放電用トランジスタ27のコレクタは、充電用トランジスタ23と同様に、圧電アクチュエータ21および電流検出抵抗26を直列に介して接地され、エミッタは第2の電源端子28を介して接地されている。

【0032】npn形の充電制御用トランジスタ29のコレクタはトランジスタ23のベースに接続され、エミッタは第3の電源端子30を介して制御用電源としての例えば5Vの直流電源31に接続されている。pnp形の放電制御用トランジスタ32のエミッタは第3の電源端子30を介して直流電源31に接続され、コレクタはトランジスタ27のベースに接続されている。なお、上述したトランジスタ23、27、29、32は共に、エミッタ・コレクタ間の耐圧が600V程度のものが選定

されており、圧電アクチュエータ21を充電用電源の出力電圧である200V程度で駆動した場合でも充分耐え得るようなものである。

【0033】電流偏差演算手段としての差動増幅回路33は、リニア集積回路を用いたもので、その反転入力端子は圧電アクチュエータ21と電流検出抵抗26との共通接続点に接続されており、出力端子はトランジスタ29および32のベースに共通に接続されている。位置偏差演算手段としての差動増幅回路34は、上述同様にリニア集積回路を用いたもので、その出力端子は差動増幅回路33の非反転入力端子に接続されている。

【0034】この差動増幅回路34の非反転入力端子は、抵抗35を介して接地されると共に、抵抗36を介して制御手段としての制御回路37に接続され、制御信号としての位置指令信号Vaが与えられるようになっている。また、差動増幅回路34の反転入力端子は抵抗38を介して位置検出手段としての位置センサ39に接続されると共に抵抗40を介して出力端子に接続されている。

【0035】この場合、位置センサ39は、圧電アクチュエータ21の物理的な変位量を検出するもので、例えば電流センサなどのセンサを用いたもので、その変位量に応じた電気信号Vbを出力するようになっている。差動増幅回路34は、制御回路37から与えられる位置指令信号Vaと圧電アクチュエータ21の実際の変位量に対応する位置センサ39からの検出信号Vbとを比較してその偏差に相当する信号を制御信号Vcとして出力する。

【0036】また、差動増幅回路33は、電流検出抵抗26に流れる電流により発生する電圧Vdと上述した制御信号Vcとを比較してその偏差に相当する信号を実際の制御信号Veとして出力するようになっている。

【0037】次に本実施例の作用について図2も参照して説明する。まず、制御回路37から圧電アクチュエータ21の駆動変位位置を指令するために出力する指令信号として、図2(a)に示すように、所定レベルを振幅中心として正弦波状に振動する指令信号Vaを用いる場合について説明する。これにより、圧電アクチュエータ21の物理的な変位を正弦波的に振動させて負荷の駆動を行うものである。

【0038】制御回路37から指令信号Vaが出力されると、差動増幅回路34においては、反転入力端子に抵抗38を介して位置センサ39から与えられる位置検出信号Vbとの差の演算を行って位置偏差信号Vcを次の差動増幅回路33の非反転入力端子に与えるようになる。これにより、圧電アクチュエータ21の変位位置の指令信号Vaに対して、実際に変位した位置検出信号Vbとの偏差量つまり、指令信号Vaに対するずれを位置偏差信号Vcとして出力することができるようになる。

【0039】次に、差動増幅回路33においては、いま

演算された位置偏差信号 V_c に対して、圧電アクチュエータ 21 に実際に流れている電流値を電流検出抵抗 26 の端子電圧 V_d として入力してその偏差の値を演算し、圧電アクチュエータ 21 に実際に通電すべき電流レベルに相当する制御電圧 V_e として出力するようになる。これによって、圧電アクチュエータ 21 は通電電流を制御することで駆動されるようになり、電圧駆動の場合に比べてヒステリシスのない精度の良い駆動制御を行うことができるようになっていく。

【0040】さて、差動増幅回路 33 から制御信号 V_e が出力されると、その電圧レベルが制御用電源 31 の電圧レベルよりも高くなると、充電制御用トランジスタ 29 にベース電流が流れるようになり、そのコレクタ電流が充電用トランジスタ 23 のベース電流として流れるようになり、充電用トランジスタ 23 は、充電経路を形成してそのときのベース電流に応じたコレクタ電流を充電用電源 25 から圧電アクチュエータ 21 に流すようになる。これが圧電アクチュエータ 21 の充電電流となり、このときの充電電流は、前述のように電流検出抵抗 26 により検出されて偏差信号 V_c に対応する電流値となるように自動的に制御される。

【0041】一方、差動増幅回路 33 からの制御信号 V_e の電圧レベルが制御用電源 31 の電圧レベルよりも低くなると、放電制御用トランジスタ 32 にベース電流が流れるようになり、そのコレクタ電流が放電用トランジスタ 27 のベース電流として流れるようになる。これによって、放電用トランジスタ 27 は、放電経路を形成して圧電アクチュエータ 21 の端子電圧を電源電圧としてそのときのベース電流に応じたコレクタ電流を流すことにより、圧電アクチュエータ 21 の充電電荷を放電するようになる。そして、このときの放電電流は、前述のように電流検出抵抗 26 により検出されて偏差信号 V_c に対応する電流値となるように自動的に制御される。

【0042】なお、充電制御用トランジスタ 29 および放電制御用トランジスタ 32 を駆動するための差動増幅回路 33 の制御信号 V_e のレベルは、それぞれ制御用電源 31 の電圧レベル E_s に各トランジスタのベース・エミッタ間電圧 V_{be} を加減した値よりも大きく変動したレベルが必要である。例えば、制御用電源 31 の電圧を 5V であるとする、充電制御用トランジスタ 29 を駆動するためには、それよりもベース・エミッタ間電圧 V_{be} として 0.8V 程度高い値つまり 5.8V 程度以上が必要となり、逆に、放電制御用トランジスタ 32 を駆動するためには、それよりも 0.8V 程度低い値つまり 4.2V 程度以下に下がることが必要になる（図 2（e）参照）。

【0043】このような制御動作を実行することにより、指令信号 V_a に対する各部の出力信号が定常状態に達すると、図 2（b）～（f）に示すように、電圧レベルの変動が行われるようになり、圧電アクチュエータ 2

1 の充放電動作が行われるようになる。この場合、定常状態においては、圧電アクチュエータ 21 が容量性負荷であることから、信号の位相が 90° ずれた状態となる。

【0044】また、上述の場合、差動増幅回路 33 の出力である制御電圧 V_e のレベルの範囲は制御用電源 31 の電圧レベル 5V を中心として数ボルトの範囲で充電用トランジスタ 23 および放電用トランジスタ 27 を駆動することにより、圧電アクチュエータ 21 に最大で充電用電源 25 の端子電圧 200V 程度まで印加することができるようになる。

【0045】このような本実施例によれば、充電用トランジスタ 23、放電用トランジスタ 27 をコレクタ共通にして圧電アクチュエータ 21 に接続し、それらのトランジスタ 23、27 の駆動用として、エミッタを共通にして制御用電源 31 に接続した充電制御用トランジスタ 29 および放電制御用トランジスタ 32 により駆動する構成としたので、差動増幅回路 33 のようなリニア IC 系統の低い制御信号 V_e で圧電アクチュエータ 21 に充電用電源 25 の高い電圧を印加して充放電動作を行なわせることができる。

【0046】図 3 および図 4 は本発明の第 2 の実施例を示すもので、第 1 の実施例と異なるところは、第 2 の電源端子 28 を接地する代わりに負電圧を出力する放電用電源 41 を接続し、第 3 の電源端子 30 を接地する構成としたところである。この場合、放電用電源 41 を圧電アクチュエータ 21 に接続することにより、放電時には圧電アクチュエータ 21 の充電電荷を負の電圧で強制的に放電させることができるように構成したものである。そして、このように負の出力電圧の放電用電源 41 を設けることで、制御用電源の機能を兼ね備えることができるようになっている。

【0047】上記構成において、充電制御用トランジスタ 29 は、エミッタが接地されているからベースに 0.8V 程度以上が印加されると駆動されて充電用トランジスタ 23 を駆動可能となる。また、放電制御用トランジスタ 32 は、同じくエミッタが接地されているから、ベースに 0.8V 程度以下の電圧が印加されると駆動されて放電用トランジスタ 27 を駆動可能となる。つまり、差動増幅回路 33 から 0V を中心として上下に変動する制御信号 V_e を出力することにより圧電アクチュエータ 21 の充放電動作を行なわせることができるのである。

【0048】なお、この場合においては、第 1 の実施例で制御用電源 31 を用いて放電制御用トランジスタ 32 に対してバイアスを付与可能な構成としたことに代えて、負の電源を放電用電源 41 として用いることにより、放電制御用トランジスタ 32 をその放電用電源 41 の端子電圧を利用して駆動することができるようにしたもので、これによって、第 3 の電源端子 30 に接続して

いた制御用電源 31 を省略した構成とすることもできるのである。

【0049】上記の関係を図 4 を参照して原理的に説明する。すなわち、図 4 に概略的に示すように、第 1 ないし第 3 の電源端子 24, 28, 30 のそれぞれに、電源電圧がゼロボルトの場合も含めて電源電圧が E_a , E_b , E_c の各電源 A, B, C を接続する構成を考えた場合に、各電源 A~C の電源電圧 E_a , E_b , E_c の関係が、次式を満たすように設定されていることが充放電動作を可能とする条件となる。ただし、 V_{be} は充電制御用トランジスタ 29、放電制御用トランジスタ 32 のベース・エミッタ間の順方向電圧である。

【0050】

$E_a > E_c + V_{be}$, $E_c - V_{be} > E_b$
 ただし、 $E_a > 0V$, $E_b \leq 0V$ である。

【0051】そして、この考え方において、第 2 の電源端子 28 を接地して電源 B の電源電圧 $E_b = 0V$ とし、第 3 の電源端子 30 に電源 C として電源電圧 $E_c = 5V$ の制御用電源 31 を接続した構成が第 1 の実施例である。また、第 3 の電源端子 30 を接地して電源 C の電源電圧 $E_c = 0V$ とし、第 2 の電源端子 28 に電源 B として負の電源電圧 $E_b < 0V$ の放電用電源 41 を接続した構成が第 2 の実施例である。

【0052】したがって、このような第 2 の実施例によっても第 1 の実施例と同様の作用効果を得ることができると共に、圧電アクチュエータ 21 を負の放電用電源 41 を用いて放電動作を行なわせる構成の場合には制御用電源 31 を省略した構成とすることができる。

【0053】図 5 は本発明の第 3 の実施例を示すもので、第 1 の実施例と異なるところは、バイポーラトランジスタに代えて FET を設ける構成としたところである。すなわち、 pnp 形の充電用トランジスタ 23 に代えて p チャネルの充電用 FET 42、 npn 形の放電用トランジスタ 27 に代えて n チャネルの放電用 FET 43、 npn 形の充電制御用トランジスタ 29 に代えて n チャネルの充電制御用 FET 44、そして pnp 形の放電制御用トランジスタ 32 に代えて p チャネルの放電制御用 FET 45 を設けた構成としている。

【0054】充電用 FET 42 のソースは第 1 の電源端子 24 に接続され、ドレインは圧電アクチュエータ 21 の一端に接続され、ゲートはバイアス抵抗 46 を介してソースに接続されると共に保護抵抗 47 を介して充電制御用 FET 44 のドレインに接続されている。放電用 FET 43 のソースは第 2 の電源端子 28 に接続され、ドレインは圧電アクチュエータ 21 の一端に接続され、ゲートはバイアス抵抗 48 を介してソースに接続されると共に保護抵抗 49 を介して放電制御用 FET 45 のドレインに接続されている。充電制御用 FET 44、放電制御用 FET 45 の各ソースは共通にして第 3 の電源端子 30 に接続され、各ゲートは共通にして差動増幅

回路 33 の出力端子に接続されている。

【0055】上記構成によれば、差動増幅回路 33 の出力電圧である制御電圧 V_e の電圧レベルが制御用電源 31 の電圧レベルに対してゲートバイアスに必要な電圧以上の差がある場合に、充電制御用 FET 44 あるいは放電制御用 FET 45 を駆動して充電用 FET 42 あるいは放電用 FET 43 を駆動することができるようになり、第 1 の実施例と同様にして圧電アクチュエータ 21 に充電動作および放電動作を行なわせることができるようになる。

【0056】図 6 は本発明の第 4 の実施例を示すもので、第 3 の実施例と異なるところは、FET に代えて IGBT (絶縁ゲート形バイポーラトランジスタ) を設ける構成としたところである。すなわち、 p チャネルの充電用 FET 42 に代えて p チャネルの充電用 IGBT 50、 n チャネルの放電用 FET 43 に代えて n チャネルの放電用 IGBT 51、 n チャネルの充電制御用 FET 44 に代えて n チャネルの充電制御用 IGBT 52、そして p チャネルの放電制御用 FET 45 に代えて p チャネルの放電制御用 IGBT 53 を設けた構成としている。

【0057】そして、このような構成によっても、第 3 の実施例と同様の作用効果を得ることができる。なお、第 3 および第 4 の実施例においては、通常のバイポーラトランジスタに代えて、FET や IGBT を用いる構成としているが、これらは、例えば選択する圧電アクチュエータやその使用電圧、定格等に応じて耐圧や電流容量あるいは制御形式等が適合するものを選択して適宜の使用をすることができる。

【0058】本発明は、上記実施例にのみ限定されるものではなく、次のように変形また拡張できる。位置検出手段は、圧電アクチュエータ 21 の物理的な変位を測定可能なものであれば何でも良く、うず電流検出形の変位センサに加えて、例えば、差動トランス、ポテンシオメータ式、ストレインゲージ、半導体磁器抵抗素子変位センサ、静電容量型変位計、ホール素子変位センサなどを用いることができる。

【0059】また、位置検出手段は、変位センサに限らず、圧電素子の端子電圧を検出して概略位置を求める方式としても良い。さらに、油圧システムなどに用いる容量性負荷を制御対象とする場合には、位置検出手段として、油圧センサなどの圧力センサを用いることもできる。

【0060】上記各実施例では、充電用、放電用、充電制御用および放電制御用にすべてバイポーラトランジスタ、FET あるいは IGBT などの同一種類の半導体素子を用いる構成を示したが、これらは、例えば、充電用、放電用にバイポーラトランジスタを用い、充電制御用、放電制御用に FET を用いるなどの異種の半導体素子を組み合わせ使用する構成としても良いものであ

る。

【0061】さらに、容量性負荷としては、圧電アクチュエータに限らず、充放電動作させるコンデンサや他の充放電動作に使用する容量性負荷の全般に適用することができるものである。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す電気的構成図

【図2】各部の出力状態を示すタイムチャート

【図3】本発明の第2の実施例を示す図1相当図

【図4】各電源の電圧レベルを説明するための原理説明図

【図5】本発明の第3の実施例を示す図1相当図

【図6】本発明の第4の実施例を示す図1相当図

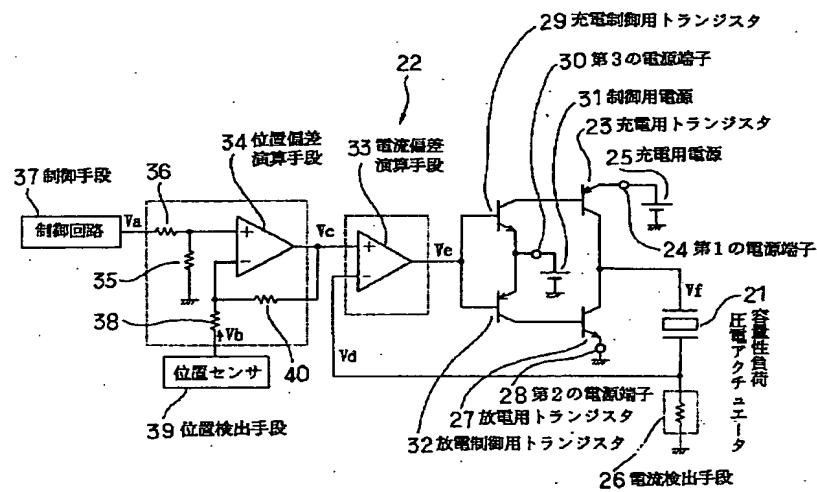
【図7】従来例を示す図1相当図

【図8】他の従来例を示す図1相当図

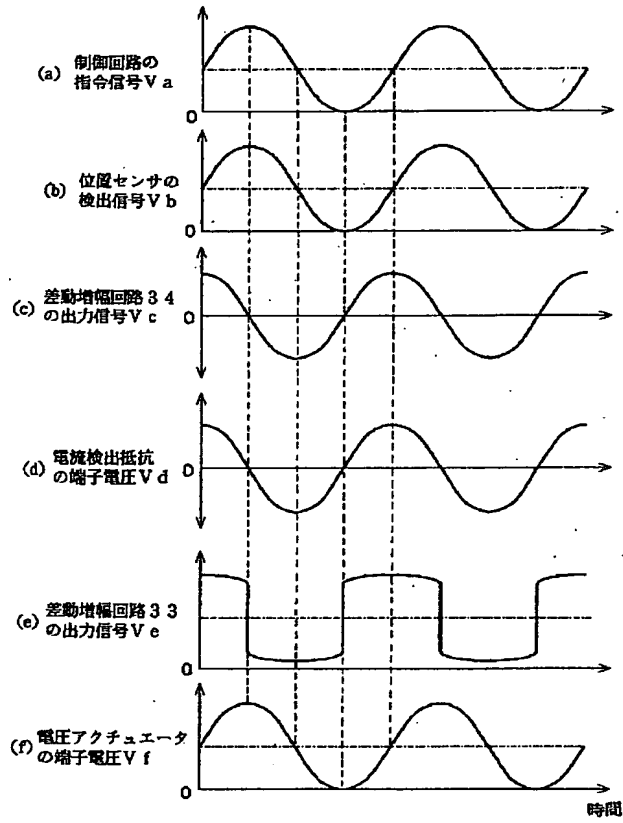
【符号の説明】

21は圧電アクチュエータ（容量性負荷）、23はpnp形の充電用トランジスタ、24は第1の電源端子、25は充電用電源、26は電流検出抵抗（電流検出手段）、27はnpn形の放電用トランジスタ、28は第2の電源端子、29はnpn形の充電制御用トランジスタ、30は第3の電源端子、31は制御用電源、32はpnp形の放電制御用トランジスタ、33は差動増幅回路（電流偏差演算手段）、34は差動増幅回路（位置偏差演算手段）、37は制御回路（制御手段）、39は位置センサ（位置検出手段）、41は放電用電源、42はpチャネルの充電用FET、43はnチャネルの放電用FET、44はnチャネルの充電制御用FET、45はpチャネルの放電制御用FET、50はpチャネルの充電用IGBT、51はnチャネルの放電用IGBT、52はnチャネルの充電制御用IGBT、53はpチャネルの放電制御用IGBTである。

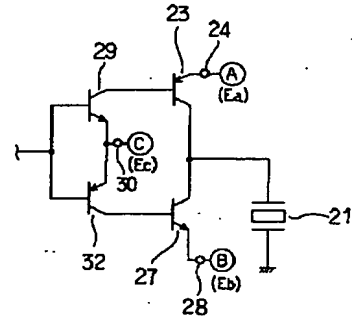
【図1】



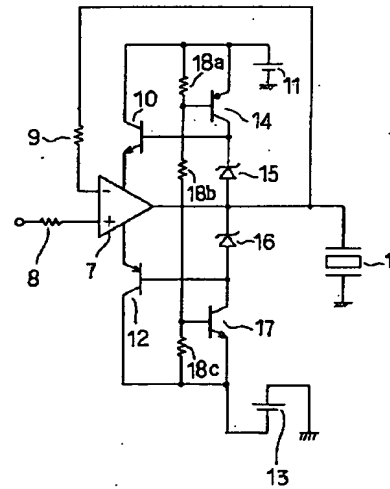
【図 2】



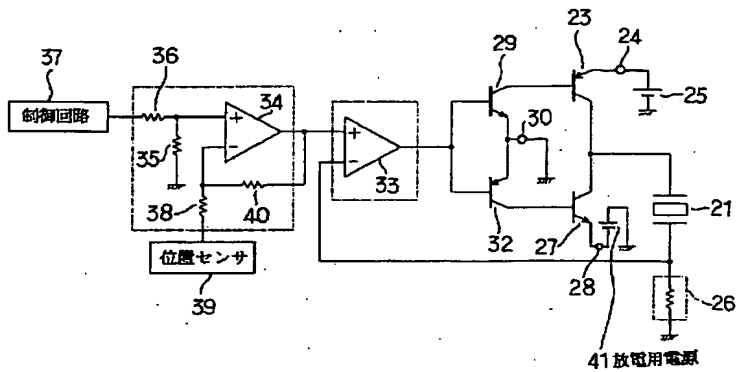
【図 4】



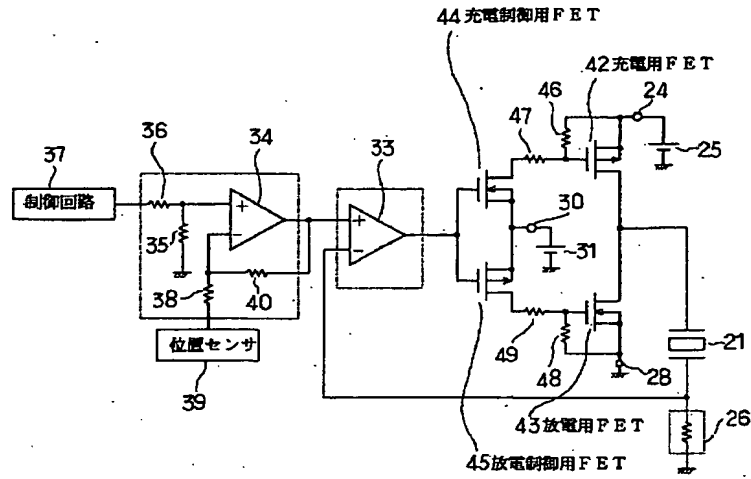
【図 8】



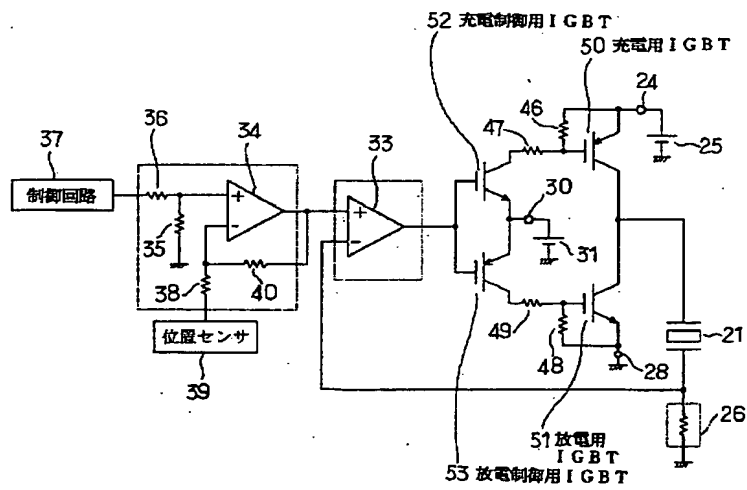
【図 3】



【図 5】



【図 6】



【図 7】

